PAT-NO:

JP409045726A

DOCUMENT-IDENTIFIER: JP 09045726 A

TITLE:

STRUCTURE OF SEMICONDUCTOR

DEVICE AND MANUFACTURING

METHOD THEREOF

PUBN-DATE:

February 14, 1997

INVENTOR-INFORMATION:

NAME

NAKAJIMA, YASUSHI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

NISSAN MOTOR CO LTD

N/A

APPL-NU:

JFU/198693

APPL-DATE:

August 3, 1995

INT-CL (IPC): H01L021/60, H01L023/50

ABSTRACT:

PROBLEM TO BE SOLVED: To improve the yield of a semiconductor device by making the wafer thin to reduce the OH-resistance of an element in this device.

SOLUTION: A semiconductor wafer 1 having pad electrodes 5 formed thereon is adhered to a strength-supporting plate 7 having a small thermal resistance and high insulation resistance by a first solder 11 through through-holes 10 and interconnection layers 8 and 9 to connect the wafer 1 to a lead frame electrode 12 through a metal layer 6 formed on the back side of a semiconductor chip 2, and the chip is also connected to another electrode 14 of the lead frame through interconnection layers 8 and 9 and plate 7 by a second and third solders 13 and 15.

COPYRIGHT: (C) 1997, JPO

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(II)特許出願公馬番号 特開平9-45726

(43)公開日 平成9年(1997)2月14日

(51) Int.Cl.*	微別記号	庁内整理番号	FΙ			技術表示箇所
H01L 21/60	311		H01L	21/60	311Q	
// HOII. 23/50				23/50	S	

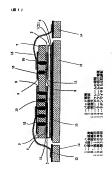
審査請求 未請求 請求項の数10 OL (全 13 頁)

(21)出願番号	特顯平7-198693	(71)出顧人	000003997 日産自動車株式会社		
(22) 出願日	平成7年(1995)8月3日		神奈川県横浜市神奈川区宝町2番地		
	1 1 (1	(72)発明者			
			自動車株式会社内		
		(74)代理人	弁理士 中村 純之助 (外1名)		
		j			
		1			

(54) 【発明の名称】 半導体装置の構造及びその製造方法

J. [37]

【課題】 半期体装置における素子のオン紙飲を繰少させるため、ウエハの厚さを溜くし非電りの向上を図る。 (解決手段) バッド電傷を 形成した半導体ケエハ1 と、熟紙気外、結果低大なる強度保持板でを整数の資 連六10 配能解写、9を介して第10 中田11に対 がは、半導体チップ 20 東面金属層6を介してリード フレーム電艦12と、また強度保持板で配線網8、9 を経てリードフレームの他の電船14と第2の中田1 3、第3の半田15により接続してなる半導体装置の構 達。



【特許請求の範囲】

【請求項1】半導体ウエハ表面の能動領域に少なくとも 1.個のパッド電極を有し、前記半導体ウエハの表裏方向 に電流を流す構造を用いる半導体チップを形成した半導 体装置の構造において、

熱抵抗が小さく絶縁抵抗が大なる強度保持板と、 前記強度保持板に穿設され前記パッド電極に対応した複

数の貫通穴と、 前記強度保持板の下面に、前記半導体チップのパッド電

線層と、 前記強度保持板の上面に、前記複数の貫通孔に対応して

形成した低電気抵抗金属からなる第2の配線層と、 前記貫通孔内に充填した低電気抵抗金属充填材により、

前記第1の配線層と第2の配線層間の接続、及び、前記 パッド電極と対向する前記第1の配線層との電気的接続 を行なう第1の接続手段と、

前記半導体チップの下面に形成され、この半導体チップ との間でオーミック接触性を有し、前記接続手段との間 に濡れ性を有する裏面金属層と、

前記半導体装置を実装すべきリードフレーム、若しく は、モジュールパッケージの電極と、前記裏面金属層を 接続する第2の接続手段と、

前記強度保持板の上面において、前記第1、第2の配線 層と前記リードフレーム、若しくは、モジュールパッケ ージの他の電極とを、電気的に接続する第3の接続手段 を有することを特徴とする半導体装置の構造。

【請求項2】半導体ウエハ表面の能動領域に少なくとも 1個のパッド電極を有し、前記半導体ウエハの表裏方向 に電流を流す構造を用いる半導体チップを形成する半導 30 体結署の製造すばにおいて

前記半導体ウエハと少なくとも同一形状若しくは同一面 積を有し熱抵抗が小さく絶縁抵抗が大なる強度保持板 に、前記半導体ウエハ上の半導体チップ及びバッド電極

に対応する貫通孔を複数個形成する工程と、 前記強度保持板の片面に前記半導体チップ及びパッド電

極に対応して低電気抵抗材料の第1の配線層を形成する 前記強度保持板の他面に低電気抵抗材料の配線用金属層

を形成する工程と、 前記複数の貫通孔内に低電気抵抗材料からなる第1の接

統部材を充填し第1の配線層と前記配線用金属層との接 練を行かう工程と、 前記パッド電極と第1の配線層を対向させて第1の接続

部材により物理的かつ電気的に接着する工程と、 前記半導体ウエハの反強度保持板側面を研削する工程 ٤.

前記半導体ウエハの研削面に裏面電極用の裏面金属層を 形成する工程と

2 線金属層を前記半導体チップのパッド電極に対応するよ うパターニングを施して電気的に分離して第2の配線層 を形成する工程と、

前記半導体ウエハ及び強度保持板を半導体チップ単位に 分割するダイシング工程と、

半導体素子の実装に用いるリードフレームまたはモジュ ールパッケージの電極と、前記半導体チップの裏面金属 層とを第1接続部材の凝固点より融点の低い第2の接続 部材を用いて接着する工程と、

極に対応して形成した低電気抵抗金属からなる第1の配 10 前記強度保持板の上面と前記リードフレームまたはモジ ュールパッケージの他の電極とを、ワイヤボンディング か、第2の接続部材の凝固点より融点の低い第3の接続 部材を用いた半田接合か、または、圧着接合かの何れか 1つの接合手段により電気的に接続する工程と、を有す ることを特徴とする半導体装置の製造方法。

> 【請求項3】前記半導体ウエハの裏面研削後の半導体ウ エハの原さと同一深さの半導体基体の材料とは異なる物 質を埋め込む工程と、

前記半導体ウエハ若しくは半導体チップを前記第1、第 20 2の配線層と接着する工程と、

前記半導体ウエハ若しくは半導体チップの裏面研削をケ ミカルメカニカルポリッシュ法を用いて研削する工程を 有することを特徴とする請求項2記載の半導体装置の製 造方法。

【請求項4】前記パッド電極と前記強度保持板の第1の 配線層との接着する工程の後に、

前記パッド電極間及び前記配線層間に形成される空間に ナフタレン若しくは樟脳からなる昇華性物質を充填した 後前記半導体チップを裏面研削する工程と、

前記裏面金属形成前に前記昇華性物質を除去する工程を 古オストレカ特徴しずる諸市様の印絵の半端井跡響の期

【請求項5】少なくとも隣接する前記第1の配線層領域 内に設けられ前記配線層材料を除去した跡のスリット

前記第1の配線層領域と対向する前記強度保持板に設け た凹溝か、

前記強度保持板の第2の配線層形成後に、少なくとも隣 接する第1の配線層間の間隙、及びこの間隙と対向する 40 強度保持板の凹部に第1の接続部材と濡れ性が低く、第 1の接続部材の融点により変性しない材料を充填する

か、若しくは前記パッド電極の周辺位置に、前記材料を 用いて均一な厚さと所定な幅により前記パッド電極を全 面被覆しないよう囲繞するか、の何れか1つの隔離手段 を有し、

前記半導体チップ表面の電極及び第2の配線層とが第1 の接続部材を用いて接着されていることを特徴とする諸 求項1記載の半導体装置の構造。

【請求項6】前記隔離手段は、前記接続部材の融点によ 前記強度保持板の半導体ウエハ接着面の反対面の前記配 50 り変性しない材料としてシリコン樹脂、若しくはポリイ 3 ミド樹脂を用いたスクリーン印刷によることを特徴とす る請求項5記載の半導体装置の構造。

【請求項7】前記半導体ウエハまたは前記強度保持板上 に前記ポリイミド樹脂をスピンコートにより形成する工 程と、

前記ポリイミド樹脂上にノボラック系ポジフォトレジストを塗布する工程と、

前記ポジフォトレジストにマスクを用いてパターンを露 光転写する工程と、

前記ポジフォトレジストの現像液を用いてポジフォトレ 10 ジスト現像と同時に不要のポリイミド樹脂を除去する工 程と

前記ポジフォトレジストを除去する工程と、を有することを特徴とする請求項2記載の半導体装置の製造方法。 【請求項8】前記半導体ウエハまたは前記強度保持板上 に感光性ポリイミド樹脂をスピンコートにより形成する T程と

前記感光性ポリイミド樹脂にマスクを用いてパターンを 露光転写する工程と、

現機液を用いて前記ポリイミド機能の不要部分を除去す 20 る工程と、を有することを特徴とする請求項2記載の半 結体装置の製造方法。

【請求項9】前記半導体装置に使用する第1、第2、第 3の各接続部材と、前記半導体装置と接続される外部回 路の組立に用いる第4の接続部材の材料は、以下の性状 を有することを特徴とする請求項2記載の半導体装置の 製造方法

第1の接続部材の融点≥第1の接続部材の超固点>第2 の接続部材の融点≥第2の接続部材の凝固点>第3の接 統部材の融点≥第3の接続部材の凝固点>第4の接続部 30

【請求項10】前記強度保持板上の全ての金属層及び前 記半等体チップ上のパッド電極及び金属層は、少なくと も前記接続部材が拡散する位置にニッケル機層を有する こを特徴とする請求項2記載の半導体装置の製造方 法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は半導体装置に係り、 半導体ウエバの表裏の双方を電板として利用する大電力 40 の制御に用いられ、特に、低消費電力を要求される半導 体装置の構造及びその製造方法に関する。 【0002】

「従来技術」上記の半導体装置として、バイボーラトラ ンジスタやサイリスタ、DMOS、IGB下等がある が、何れも半導体装置の動作抵抗、いわゆる、カン抵抗 の低軟による消費電力の低級化が要求されている。半導 体装置にといて、その実接後の断面模式図を図17に示 方、同図において、

Rw: ボンディングワイヤー100の抵抗

RM: 半導体装置表面のパッド配線5部分の抵抗

Ra: 半導体装置の能動領域部分4の抵抗

RSi:ウエハ内の基板領域3の抵抗

RM': 裏面金属電極6の抵抗 RS: 半田11の抵抗

RF:リードフレーム12の抵抗である。

実装後の半導体装置のオン抵抗値は、上記の各成分抵抗 値の合計であるが、RaとRSi以外は全て金属であり また構造上必須のものであり、またRaが半導体装置の 動作のために当然存在するものであるのに対して、基板 領域3は寄生的に抵抗成分RSiとして素子の電流経路 に存在していることが分かる。特に電力用半導体装置で は基板領域3が低抵抗のウエハを用いるが、金属と比較 すれば桁違いに高抵抗でありかつ熱伝導率も劣る。従っ てオン抵抗の低減化ひいては低消費電力化を図るために は、基板領域を可能なかぎり薄くしてRSi成分を減少 することが残された方策である。従来半導体装置を実装 する方法としては広く一般的に用いられている半導体ウ エハの裏面を研削加工し、チップに分割してリードフレ ームに接着した後、チップ表面のパッドとリードフレー ム上の端子との電気的接続をワイヤボンディングにより 行なう方法がある。

[00003]

【発明が解決しようとする課題】上記従来技術では、研 削加工により、極力薄く形成したウエハを取扱うことに なるため、近年のウエハサイズの増大に伴いウエハの厚 さが薄くなると、図18に示すように歩留まりの低下が 著しい。さらに、電力用半導体装置は近年取扱い電力を 増大させるために、1チップ当たりの面積が増加する傾 向にあり、チップでの破損が問題となっている。しかし ANTO LEGICA INTO HOLD PROPERTY OF A PEARL O 増してチップ厚の減少化が求められているにも関わら ず、チップ破損防止の見地からは、ウエハ厚さは大きい 方が取扱いに有利であり、基板の抵抗成分RSiと厚さ は、いわば、二律背反の関係となっているのが実情であ った。本発明は、半導体装置における素子のオン抵抗を 減少させるため、ウエハの厚さを薄くし歩留りの向上を 図るに好適な半導体装置の構造及びその製造方法を提供 することを目的としている。

0 [0004]

【観選を解決するための手段】上記の掲載を解決する大 かの手段は、美製に電流を流す構造を有しかつ表面の大 半の部分を能動領域とし、この能動領域面に、機能の具 なる複数のパット電話を有する半部体チップが一三直し、 に形成された半等除ウエハの構造がチップの天実基を む製造方法に関する技術である。第1は、実裏に電流を が構造を有しかつ表面の大半の部分を能動領域とし、 能配能動物域のある表面に一般にの異なる複数のパット電 極を有する半導体チップが1 生面上に形成された半等が チップの構造であって、低熱板でありかっ高神縁度式 チップの構造であって、低熱板でありかっ高神縁度式 チップの構造であって、低地板でありかっ高神縁度式

を有する強度保持板上に前記半導体チップトのパッド電 極に対応した数量の貫通孔が一つ若しくは複数形成さ れ、前記記強度保持板の下面に半導体チップのパッド電 極に対応した形状及び数量の低電気抵抗の金属材料から なる配線層が形成され、前記強度保持板の上面に、前記 強度保持板の貫通孔に対応した形状及び数量の低電気抵 抗の金属材料からなる配線層が形成され、前記強度保持 板の貫通孔内に低電気抵抗の金属材料が充填されて表裏 のそれぞれ対応した前記配線層が電気的に接続される。 ミック接触性を示しかつ半田と濡れ性を示す金属層を有 する前記半導体チップのパッド電極と、前記強度保持板 上の下面の配線層とを対向させ、両者が物理的かつ電気 的に半田を用いて接着され、前記半導体チップの裏面の 金属層と半導体素子の実装に用いるリードフレームの1 つの電極とが半田を用いて接着され、前記強度保持板の 上面の各配線層にリボンワイヤが半田を用いて接続さ れ、前記リードフレームの他の電極に前記リードワイヤ がそれぞれ接続されてなる構造である。

【0006】第2に、前記半導体装置の構造の製造方法 20 は、前記半導体チップが形成された半導体ウエハと同一 形状若しくはそれ以上の面積を有し、比較的に低熱抵 抗、高絶縁抵抗を有する強度保持板上に前記半導体ウエ ハ上の各チップ及び電極に対応する微細な普通孔を複数 形成する工程と、前記強度保持板の半導体ウエハ接着面 側に半導体ウエハ上のチップ及び電極に対応した形状及 び数量の低電気抵抗材料からなる配線層を形成する工程 と、前記強度保持板の直上の反対面に低電気抵抗材料か らなる配線用金属層を形成する工程と、前記強度保持板 の貫通孔内に第1の半田を充填することにより表裏の配 30 半導体装置の構造または製造方法である。 清潔不敢はナルセン・マロ・ かれのサビュー・リック ののこのからのロノケーはっ、が比してけ、一 ユンノ ップのパッド電極と前記強度保持板上の配線層とを対向 させて両者を物理的かつ電気的に第1の半田を用いて接 着する工程と、前記半導体ウエハを露出している裏面か ら研削する工程と、前記半導体ウエハ裏面の研削面に裏 面電極用の金属層を形成する工程と、前記強度保持板の 半導体ウエハ接着面の反対面の前記配線金属層を半導体 ウエハ上の各チップの電極に対応するようパターニング を施して電気的に分離した配線層とする工程と、前記半 導体ウエハ及び強度保持板をダイシングによりチップ単 位のダイスに分割する工程と、前記半導体チップの裏面 の金属層と半導体素子の実装に用いるリードフレームの 電極内の1つの電極を第1の半田の凝固点より融点の低 い第2の半田を用いて接着する工程と、前記強度保持板 の上面に露出する各配線層と前記リードフレームの他の 電極とをそれぞれ電気的に接続する工程を有する製造方 法である.

【0007】第3は、前記製造方法における半導体装置 の高品質化を図るものであって、前記半導体ウエハ若し

る工程以前に、研削後のウエハ厚さと同一の深さに、半 導体基体の材料とは異なる物質を埋め込んでおく工程を 付加し、前記半導体ウエハ若しくは半導体チップを前記 強度保持板上の配線層と接着する工程の後、前記半導体 ウエハ若しくは半導体チップの裏面研削工程をケミカル メカニカルポリシュを施す工程を有する製造方法であ

6

【0008】第4は、前記半導体ウエハ上のチップ表面 の電極及び前強度保持板上の配線層との接着後、前配電 【0005】薄く研削され、裏面に半導体と良好なオー 10 極間及び配線層間により形成される空洞に、ナフタレン 若しくは権脳からなる昇華性物質を充填した後、チップ 裏面に研削加工を施し、裏面金属形成前に前記物質を除 去する製造方法である。

【0009】第5は、前記強度保持板上の複数の配線層 がそれぞれ面内で少なくとも隣接する領域に、前記配線 層領域内に配線層材料を取り除いたスリットを設ける か、若しくは前記配線層領域内の強度保持板に凹溝を設 けるか、若しくは前記強度保持板上の配線層形成後に、 前記配線層が相対する強度保持板上の間隙に、第1の半 田と塗れ性が低く、半田の融点により変性しない材料を 形成するか、若しくは前記ウエハ上のパッド電極の周辺 若しくは強度保持板上のパッド電極の周辺に相当する位 置に第1の半田との塗れ性が低く、第1の半田の融点に 変性しない材料を均一な厚さにパッド電極を全面被覆し ない幅の帯状に形成され、前記チップ表面の電極及び前 記強度保持板上の配線層とが第1の半田を用いて接着さ れてなる構造である。

【0010】第6は、前記半田の融点により変性しない 材料がシリコン樹脂で、スクリーン印刷により形成する

TOOLITEEN MEETING THE CHINAREST STATES ない材料がポリイミド樹脂であり、前記の形成法を用い るか、若しくはウエハあるいは強度保持板上に前記ポリ イミド樹脂をスピンコートにより形成しさらにノボラッ ク系ポジフォトレジストを塗布してからマスクを用いて パターンを露光転写する工程と、ポジフォトレジストの 現像液を用いて前記ポジフォトレジストの現像と同時に 不要ポリイミド樹脂を除去した後に、前記ポジフォトレ ジストを除去する工程を順次実行するか、若しくは前記、 記材料が感光性ポリイミド樹脂であり、ウエハまたは強 度保持板上に前記ポリイミド樹脂をスピンコートにより 形成し、マスクを用いてパターンを露光転写した後、現 像液を用いて前記ポリイミド樹脂の不要部分を除去する 工程を順次実行する製造方法である。

【0012】第8は、前記半田材料の融点および凝固点 が、本発明に係る半導体装置が接続される外部回路の組 立に用いられる第4の半田と比較して、第1の半田の融 点≥第1の半田の凝固点>第2の半田の融点≥第2の半 田の凝固点>第3の半田の融点≥第3の半田の凝固点> くは半導体チップを前記強度保持板上の配線層と接着す 50 第4の半田の融点となる関係を満足するものとする製造 方法である。

【0013】第9は、前記強度保持板上の全ての金属 層、及び半導体チップ上の電極及び金属層が、少なくと も、半田が拡散する位置にニッケル膜層を有するように 構成した製造方法である。

【0014】上記の構成によれば、リードフレームの電 極上に接着されたチップは、その上の維度保持板上の接 着面を兼ねる配線層に接着され保持されているので、チ ップの強度を考慮することなく、極限までその厚さを薄 くすることができ、これまで客生部分として存在してい 10 は被覆しない幅をもって形成され、ウエハと強度保持板 た半導体部分が除去されて半導体装置のオン抵抗を大き く低減することができ、同時に熱容量も低減できるので 放熟性も大きく向上する。また、確度保持板には普通孔。 を設け低電気抵抗の金属材料若しくは半田で埋め込む構 造とし、表裏に設けた配線層を電気的に接続しているの で、半導体チップの表面を強度保持板に接着しても、半 導体チップ上のパッド電極との電気的接続を強度保持板 上の配線層を介して電気抵抗の低下を図ることができ る。加えて強度保持板上の配線層表面にニッケル層を形 成しているので、従来のワイヤボンディングも可能であ 20 しくは強度保持板7にスピンコートにより形成した後、 るほか、半田との濡れ性が良好であることから、震力用 素子の電気的接続に好適な低抵抗のリボンワイヤやビー ムリード状の断面積の大きな接続材料の接続に半田を用 いることができ、接続工程が容易となる。さらに強度保 持板に貫通孔を設けて電気的接続を行なう構成であるか ら、チップ裏面の研削をウエハ単位で行なうことがで き、大量の同時処理が可能であり、実装チップ厚の減少 について、チップ単位で研削を行なう場合と比較してチ ップの角隅部が露出しないから、チップの破損を防止す ることができ歩留りが向上する。

チップを前記強度保持板上の配線層と接着する工程以前 に、研削後のウエハ厚さと同一の深さに半導体基体の材 料とは異なる物質を埋め込んで、裏面研削加工をケミカ ルメカニカルポリシュにより実施するようにしたので、 研削加工量の目安を、前記物質の部分までとすることが できるため、研削後のウエハ厚を前記物質の埋込深さの 寸法に決定することができ、正確かつ均一な研削厚が得 られ、チップ厚さのバラツキに起因する素子特性の変動 を防止することができる。また、前記半導体ウエハ上の チップ表面の電板及び前記強度保持板上の影響層との接 着後、前記電極間及び配線層間により形成される空洞 に、ナフタレン若しくは様脳からなる昇華性物質を充填 した後チップ裏面の研削工程を施し、裏面金属形成前に この物質を除去するようにしたので、空洞を昇華性物質 が支えるため研削時の圧力による空洞部でのウエハの破 損を防止でき、加熱により容易に除去できるため後工程 に悪影響を与えることはない。

【0016】さらに前記強度保持板上の複数の配線層 が、それぞれ面内で少なくとも階接する前記配線層領域 50 の一主面上に、要求される仕様に従って形成された能動

内に、この配線層材料を除去したスリットを設けるか、 若しくは前記配線層領域内の強度保持板に凹溝を設ける か、若しくは前記強度保持板上の配線層形成後に、前記 配線層が相対する強度保持板上の間隙に、第1の半田と 塗れ性が低く、半田の融点により変性しない材料を形成 するか、若しくは前記ウエハ上のパッド電極の周辺、若 しくは強度保持板上のパッド電極の周辺に相当する位置 に第1の半田と濡れ性が低く、均一な厚さを有し、第1 の半田の融点により変性しないパッド電極を、全面的に との接着時に界面の半田が不均一に存在した場合に、半 田のはみ出しにより、電極間が短絡するのを防止するこ とができる。さらに半田と塗れ性が悪くかつ半田の融点 に変性しない材料の形成位置はチップのパッドレベルの 合わせ程度の寸法精度でよいので、シリコン樹脂であれ ばスクリーン印刷により、均一な塗布処理を容易に行な うことができ、原価低減に好適である。また半田と濡れ 性が低く、 半田の融点により変性しない前記材料がポリ イミド樹脂であるならば前配の形成法の他、ウエハ1若

ネガフォトレジストを用いたフォトリソグラフィーによ り精密なパターンが容易に形成できる。 【0017】さらに前記の各半田材料の融点および凝固 占が 本発明に係る半導体装置を接続する外部の回路の 組立に用いる第4の半田と比較して、第1の半田の融点 ≥第1の半田の凝固点>第2の半田の融点≥第2の半田 の凝固点>第3の半田の融点≥第3の半田の凝固点>第

4の半田の融点、となるよう半田を選択することによ

り、前工程で形成した構造を後工程で破損することがな い。さらにまた、前記強度保持板上の全ての金属層、お よび平等件チェノ上の電極及び金属権が、プなくことで 田が付着する位置にニッケル膜層を形成しておくように したので、半田との濡れ性を確保しながら半田の拡散を 防ぐことができ、工程の容易化と半田の拡散による素子 の劣化を防止することが可能となる。

[0018]

【発明の実施の形態】

〈実施の形態1〉以下本発明を図面を用いて詳細に説明 する。なお、実施の形態1として示す図は、実施工程の 40 説明を容易にするために縦及び横の寸法をデフォルメし ており 実際の寸法比と必ずしも一致するものではな い。また発明の実施の形態において用いる膜厚等の数値 は実施上の一例を示すものであって、下記の数値に限定 されるものではない。 【0019】図16は、本発明が適用される半導体装置

を示す斜視図である。実施の形態1は、半導体装置とし てチップの表面側にゲートとソースの2つの電極を有 し、裏面側にドレイン電極1つを有する電力用縦型MO S電界効果トランジスタを例示する。シリコンウエハ1

領域4の上に、ウエハ1の1チップ分を拡大した素子上 の配線を兼ねるパッド電極5を形成したものである。以 下の実施の形態においては、ウエハ1トの能動領域4と バッド電極5が形成されたゲート・ソース電極面を表面 と呼称し、反対側のドレイン電極面を裏面と呼称する。 表面の配線パッドのうち、小なる部分がゲート電極5a であり、大なる部分がチップ上の多くを占有するソース 電極5 bである。ウエハ1の能動領域4の下部は半導体 のバルク領域3であり、 通常、 ウエハ1 の裏面研削を行 なうのはこの部分である。ただし、本発明の適用は、上 10 表面を酸化するか、または、前記のような絶縁性材料の 記の半導体装置のみに限定されるものではない。 【0020】図1は本発明に係る実施の形態1の構造を 示す断面図である。図1において、強度保持板7にウエ

ハ1のチップ2のパッド電振与に対応した貫通穴10が 1若しくは複数個形成され、強度保持板7の下面にチッ プ2のパッド電極5に対応した形状及び数量を備える低 抵抗の金属材料からなる配線層8が形成され、強度保持 板7の上面に強度保持板7の貫通穴10に対応した形状 及び数量の低抵抗の金属材料からなる配線層9が形成さ 執度保持板7の貫通穴10内部に第1の半円11が20 充填され、表裏のそれぞれ対応した配線層8、9が電気 的に接続され、チップ2の裏面には半導体と良好なオー ミック接触性を示し、かつ半田と良好な濡れ性をもつ裏 面金属層6を有し、チップ2のパッド電極5と強度保持 板7の下面の配線層8とを対向させ、パッド電極5と配 線層8が物理的、かつ電気的に第1の半田11を用いて 接着され、チップ2の裏面金属層6と半導体素子の実装 に用いるリードフレームの1つの電極12とが半田第2 の13を用いて接着され、一方、強度保持板7の上面の 2011 - 12.17 ビ、ロイビュッコ - 出り2000年 U1 - 1 12 - ロロニーローファイト・エロマン 内部 1次代におし ノバイト イヤ16の他端は、リードフレーム12の他の電極14 に対し第3の半田13を用いてそれぞれ接続されてい

【0021】本発明の実施の形態1の機能及び作用に関 しては、以下、製造方法の説明と共に図面を用いて説明 する。以下の図には、1個のチップ2に対応する部分を 抽出して示されている。実施の形態1に用いるウエハ1 については、図16に示すように、素子として動作する 能動領域4と接続されるパッド電極5は、以後の接着作 業において半田との合金化が可能な材料である必要か ら、アルミニウムを主成分とする厚さ4 umの合金膜上 に厚さ0、 $5 \mu m$ の $2 \gamma ケル膜及び厚さ<math>1 \mu m$ の銀膜を 順次に形成するか、若しくは、前記アルミニウム合金膜 の代わりに、0. 1μmのチタン膜か、クロム膜を形成 しておくことが好ましい。次に半導体ウエハ1と同一形 状で、かつ良好な絶縁性及び熱伝導性を有する厚さ60 0 µmの酸化アルミニウム、窒化アルミニウム、酸化マ グネシウム、酸化ジルコニウム、酸化シリコン、窒化シ リコンのうち、少なくとも1、または、2以上からなる 50 的に接着する。

1.0 混合物、若しくは、雲母により代表されるグラファイ ト、ベリリア磁器、イットリウム及びバリウム及び網か らなる酸化物超伝導材料、ダイヤモンドなどの各材料う ち、何れか1または2つ以上の組合わせからなる材料を 用いて強度保持板7を構成する。

【0022】次に図2に示すように、強度保持板7に、 半導体ウエハ1上のチップ2及びパッド電極5に対応し て徽細な貫通穴10を複数個所形成するか、若しくは、 貫通穴10が形成された金属板、または、シリコン板の 表面に貫通穴10を形成する。貫通穴10は表裏を貫通 する微細な穴で、機械ドリルや超音波ドリル、若しく は、放電加工により形成することができ、また、強度保 持板7が機結材料である場合には、成形型を用いて成形 することも可能であるが、接着するウエハ1上のパッド 電極5の領域内の位置に穿設する必要があり、貫通穴1 0は、半田11の充填により閉塞可能である必要性か ら、概ね直径1mmを超えない寸法であることが好まし く、数量には制限はないが、強度保持板7の強度を低下

させない範囲内とする。 【0023】続いて、図3に示すように、強度保持板7 の片面に、半導体ウエハ1トの名チップ2及びパッド電 極5に対応した形状と数量を有する低抵抗の10μm厚 の銅の配線層名を蒸着。若しくは無電解メッキ、若しく は銅箔の貼付により形成し、この銅の薄層にマスキング して塩化第2条等のエッチング液で、パターニングする か、若しくは、パターンを形成した銅箔を貼付するか、 若しくは、物理的なマスクを通して蒸着する方法、若し くは、このマスクをフォトレジスト等で形成したリフト

配線層9上には第3の半田15の層が形成され、この半 30 オフ法により選択的に蒸着する方法、若しくは、金属べ ストと中間が成するかは、石し Na、円はた、ヘイノ グにより選択的にメッキする方法、のうち何れか1若し くは2つ以上の組合わせを用いることにより、パッド電 極5の形状に対応させ、図3の状態を形成する。

【0024】次に、図4に示すように、配線層8を形成 した面を半導体ウエハ1との接着面側とし、さらに、強 度保持板7上の配線層8と反対面に、低抵抗の10 µm 厚の銅の配線層18を、蒸着、若しくは無電解メッキ、 若しくは網箔の貼付、若しくは網ペーストを印刷焼成す ることにより形成する。次に、配線層8の表面に厚さ5 ○○nmのニッケル層及び厚さ2μmの銀層を、メッ キ、若しくは蒸着により形成し(図示せず)、配線層8 の酸化を防止すると共に半田との濡れ性を改善する。ま た、強度保持板7の貫通孔10内に、後の工程にて用い る半田よりも高温の融点を有する第1の半田11を充填 して配線層8と配線層18の接続を行なうと共に、図5 に示すように、半導体ウエハ1上のパッド電極5と強度 保持板7上の配線層8とを対向させたのち、第1の半田 11を用いてパッド電極5と配線層8を物理的かつ電気

【0025】強度保持板7とウエハ1は、少なくとも同 一形状、または同一面積を有するから、パッド電極5と 配線層8の位置合わせは、強度保持板7とウエハ1の端 部を揃えるだけでよいが、強度保持板7をウエハ1より も大きくした場合には、強度保持板7上にウエハ1の形 状を示す合せマークを予め形成しておくとよい。半田1 1はクリーム半田、若しくは蒸着により供給し、クリー ム半田を用いた場合には、接着空間の容積に相当する半 田供給量を設定することにより、接着時に半田のはみ出 しによる電極間短絡を防止することができる。

【0026】上記のように、パッド電極5と配線層8の 電気的接続は、ウエハ1の接着面と反対面から強度保持 板7を貫通して充填することによりなされ、これによ り、下記のように、ウエハ1の裏面研削を従来と同様に ウエハ単位で実施することができる。 配線層8、配線層 18を有する強度保持板7の形成について、上記のほ か、強度保持板7を焼結金属、例えば、酸化アルミニウ ムや窒化アルミニウム等の材料を用いて形成する場合に は、配線層8及び貫通穴10内の充填金属部分を絶縁材 料の機結と同時に機結形成することも有用であるが、こ の場合にも、強度保持板7の配線層8とウエハ1上のパ ッド電極5との接着は第1の半田11を用いて行なう。 【0027】さらに、図5に示すようにパッド電極5と パッド電極5の間の隙間に、アルコールに溶解させたナ フタレン17を流し込んだのち乾燥固化させると、以下 に述べる研削加工時に パッド電磁5間の上記隙間に発 生するウエハ1のクラックを防止することが可能となる から歩留りが向とする。

【0028】次に、強度保持板7を研削装置に固定し、 図6に示すように半導体ウエハ1を機械研削、若しく the service of the se 研削するが、本実施の形態1では、デバイスの能動領域 4の厚さが50µmであったので、ウエハ1の表面から 60µmの厚さまで研削してバルク領域3を除去した。 ウエハ1は強度保持板7に接着されているので、ウエハ 1の機械的強度は、厚さの減少より低下するおそれはな く、上記のようにウエハ1の表面側の能動領域4のみを 残してバルク領域3を除去することが可能となり、従 来、最小でも200µm程度あったウエハ1の厚さをさ オン抵抗の低減のみならず、シリコンの体積減少に伴う 熱容量の低減をもたらし、放熱性も著しく改善される。 【0029】チップを何らかの基板に接着した後、薄く 研削する工程として特開平2-31437号公報に開示 された技術が実用化されている。これは、図19に示す ように、チップ2上の電気回路と外部電気回路との接続 を行なうための配線パターン101を形成した絶縁基板 102上に、半田バンブ103を用いて半導体チップ2 と配線パターン101とをフェースダウンして電気的接 続を行ない、さらに半田バンプ103を用いたことによ 50 ポイントとなる部分である。そこで半導体装置の一層の

り形成されるチップ2と絶縁基板102との隙間及びチ ップ2の周囲をエポキシ樹脂104により固定した後、 チップ2の裏面をダイヤモンドホイール105を用いて 研削する方法であるが、ウエハ1をチップ2状に分割し た後でなければならないほか、チップ2の状態で研削す るためチップ2のエッジが欠けやすいなどの問題点が発 生する。本発明の実施の形態1によれば、これらの問題 点も専服することが可能となる。

12

【0030】図7に示すように、上記手法による研削工 10 程の後、昇温してナフタレン17を昇華させて除去し、 半導体ウエハ1の裏面の研削面に真空蒸着、若しくはス パッタ蒸着により、蒸着温度350℃程度で厚さ0.1 μm のチタン及び $0.5\mu m$ のニッケルさらに $1\mu m$ の 銀の順で裏面電極6用金属を形成し、強度保持板7の半 **導体ウエハ1の接着面と反対面に形成した配線金属層1** 8を、半導体ウエハ1上のバッド電極5及び貫通孔10 に対応するようパターニングすることにより、配線金属 層18は電気的に分離されて配線層9が形成される。 【0031】その後半導体ウエハ1及び強度保持板7を 20 ダイシングにより、チップ単位に分割して図1に示した

ように、チップ2の裏面金属層6と半導体素子の実装に 用いるリードフレームの電極12とを第1の半田11の 凝固点より融点の低い第2の半田13を用いて接着し、 さらに、強度保持板7の上面の配線層9とリードフレー ムの他の電極14とを電気的にそれぞれ接続して実施の 形態1の半導体装置の構造が完成する。

【0032】強度保持板7の上面の配線層9とリードフ レームの他の電極14との接続につては、配線層9上に ボンディングワイヤを用いることもできるが、配線層9 30 トに第3の半田層15を形成して接続すれば、配線層9 - Marie Marie Company が、ブランフィートのフロロロリス が大きく抵抗の小さいリボンワイヤやビームリード状の 配線金屋板16との接続を簡単に行なうことができ非常 に有利である。このとき第3の半田層15には、第2の 半田13の凝固点より融点の低い半田材料を用いること により、この工程を実施するために、既に加工を終了し た構造を破壊するおそれがなくなる。また上記工程で は、ウエハ1をチップ2に分割した後、リードフレーム 1.2. Fに接着するようにしたが、これはモジュールパッ らに薄くすることができる。これにより、半導体素子の 40 ケージにおける金属ベースの絶縁シート表面の配線板上 に接着する場合も同様であり、ウエハ1は強度保持板7 によって保護される形となっているから、配線層9と外 部との接続は、ネジの締結による圧着圧力を強度保持板

> イリスタ等の素子の圧接実装にも適用可能となる。 【0033】〈実施の形態2〉本発明に係る半導体装置 の構造と製造工程は、ウエハ1を薄く研削し研削時の破 壊防止及び電極間の短絡防止を図る上で、性能上のキー

7が受け止めるため、上記のようにチップ2に分割せず にウエハ単位で素子が形成されることの多い大電力のサ

品質向上のため、実施の形態2について説明する。実施 の形態2はウエハ1内に研削加工の目安となるストッパ 一を形成することにより、ウェハ1の仕上り厚さを設計 値に対し無調整で実現するものである。 図8に示すよう に、ウエハ1上に半導体装置の形成工程の適切なタイミ ング時期に、ウエハ1のスクライブライン19に、ウエ ハ1の研削後の厚さと同一の深さにトレンチ20を形成 する。次に、図9に示すように、トレンチ20を酸化シ リコン、若しくは窒化シリコンを主成分とする誘電体2 1を用いて埋め戻しを行なう。次に、実施の形態1と同 10 様の手順により、ウエハ1と強度保持板7とを接着す る。次にウエハ1の裏面を研削するが、第1段階として ダイアモンドブレードを用いた研削工具を用いて100 μm程度を残して研削し、第2段階として水酸化カリウ ムを研磨液、シリカ粒子等を研磨剤とするケミカルメカ ニカルポリッシュ (CMP) 法によりウエハ1 の裏面を 研削加工する。上記CMP法を用いて研磨した場合、図 8のように形成したトレンチ20に埋め込んだ誘電体2 1は研削されないため、図10に示すように、誘電体2 1の下端はエッチング停止となってトレンチ20の深さ 20 に相当する厚さまで研削加工が終了した形状が得られ

ップ2に分割し、実施の形態1と同様にリードフレーム 若しくはモジュール基板上に固定及び電気的接続を行か い工程が完了する。エッチング停止は、トレンチ20に よりウエハ1の表面から設定するようにしたが、図11 に示すように、ウエハ1の形成時に、ウエハ1の張り合 わせ及びラッピングによりウエハ1内部に誘氯体層2 2. 若しくは高融点金属シリサイド層23等の半導体基 30 はら12回よう化粧を回るのできた。 へいかいしょう おむにい マルモ 停止させてもポリッシャーの研削トルクの変化を検出す る手段を用いて停止させてもよい。上記の手段により、 研削後のウエハ厚がストッパの位置で決定され、一般的 に厚さ制御が難しいとされるウエハ1の研削加工におい て、正確かつ均一でウエハ1内でのチップ2の厚さのバ ラ付きを低減し、オン抵抗の均一化を図ることができ **å.**

【0034】その後誘電体21部分をダイシングしてチ

【0035】〈実施の形態3〉実施の形態3は、第1の 半田11を用いて強度保持板5上の配線層8にパッド電 40 毎5を接着する際に、第1の半円11の係給量が部分的 に備ったとき、第1の半田11が所定の領域からはみ出 して配線層8間が短絡し易くなるのを防止しようとする ものである。図12のように、強度保持板5上の複数の 配線層8が、少なくとも互いに隣接する面領域内に、そ れぞれスリット24を設けて配線層材料を除去し、スリ ット24を半田溜まりとして余剰の第1の半田11を吸 収させる。または図13のように、配線層8の前記領域 と対向する強度保持板7上に凹溝25を設けて同様に半 田を吸収させる。または図14のように、強度保持板750半田の溶融時間に依存せずに本発明に係る半導体装置構

14 上の配線層8を形成した後、配線層8と配線層8とが隣 接する間隙26と対向する強度保持板7上に、必要に応 じて窪み27を設けて、第1の半田11と濡れ性が低 く、第1の半田11の融点温度に変性しない材料による バリア28を形成して遮蔽機能を持たせる。

【0036】若しくは図15のように、強度保持板7上 のパッド電極5の周辺に相当する位置か、ウエハ1上の パッド電板5の周辺に、均一厚さでパッド電極5が全面 的に被覆されないような寸法幅を有するバリア28を形 成することにより、ウエハ1と強度保持板7の接着時に 上記半田のはみ出しがなく、電極間の短絡防止が図ら れ、また、バリア28の介在により、ウエハ1と強度保 持板7の間隔が半田層の厚さにより影響されないから、 ウエハ1の面内研削厚さを一層均一化するという作用効 果が得られる。

【0037】また、バリア28の材料にシリコン樹脂を 使用するときは、パッド電極5の寸法に対応した位置精 度でバリア28を形成すればよいから、スクリーン印刷 による形成手段により、極めて簡易に大量処理を実施す ることができる。バリア28の材料にポリイミド樹脂を 使用するときは、前記形成手段によるほか、ウエハ1ま たは強度保持板7上に前記ポリイミド樹脂をスピンコー トにより形成し、さらにノボラック系ポジフォトレジス トを塗布してから、マスキングによりパターンを露光転 写する工程と、ポジフォトレジストの現像液を用いて前 記ポジフォトレジストを現像すると共に、不要のポリイ ミド樹脂を除去した後、前記ポジフォトレジストを除去 する工程を順次実行する。

【0038】バリア28の材料が感光性ポリイミド樹脂 であるならば、ウエハ1または強度保持板7上に前記ポ プリスト園園とハビショットによ*り*が成じ、バペノと市 いてパターンを電光転写した後、現像液を用いて前記ポ リイミド樹脂の不要部分を除去するという、通常の半導 体におけるレジスト工程と同様に精密なパターンを容易 に形成することができる.

【0039】〈実施の形態4〉本発明に係る半導体装置 を接続する外部の回路の組立用半田を第4の半田とする と、前記実施の形態で使用する半田材料の融点および凝 固点については、

第1の半田の融点≥第1の半田の凝固点>第2の半田の 马德

の関係とすると、半田の溶融時間の改善により、前工程 で形成したウエハの構造を維持することが可能となるわ けであるが、これに加えて、

第2の半田の融点≥第2の半田の凝固点>第3の半田の 融点≥第3の半田の凝固点>第4の半田の融点

の関係を満足するように、半田材料を選択しそれぞれの 工程における温度を前記の通りに設定すると、前工程に おいて形成したウエハ構造を破壊することなく、かつ、

20

造を形成することができ工程設計の自由度の向上が図ら ns.

【0040】 (実施の形態5) 強度保持板7 Lの全ての 金属階 6 および半導体ウエハ 1 上の電極の、少なくとも 半田が拡散する位置に、ニッケル膜層を形成しておくこ とにより、半田に対する濡れ性保有層となるのみなら ず、半田の拡散を防止のためのバリアとなり、素子の重 金属汚染が防止され信頼性の向上が図られる。

【0041】上記発明の実施の形態にそれぞれ示した通 り、ウエハ1は上記強度保持板7に接着されているの で、ウエハ1の裏面研削に伴う厚さの減少により、機械 的論度が低下することはなく、ウエハ1の表面側の能動 領域4のみを残してバルク領域3を除去し、極めて厚さ が薄く、リードフレームに直接接着することにより、半 導体素子のオン抵抗が低減するのみならず、シリコンウ エハの体積減少により熱容量が低減し放熱性が著しく改 善された。強度保持板7を貫通する導電領域を有する配 線層8がウエハ1の表裏面に形成され、強度保持板7の 表面からパッド電極5との電気的接続を行なうことがで きることになり、裏面研削を従来と同様にウエハ単位で 実施することができ、ウエハ1をチップ2の状態に分割 した後でなければ、チップ2の研削が実施できなかった 従来技術と比較して低コスト化が実現し、チップ2のエ ッジ破損が避けられた。さらに、研削時には、パッド電 極5間の隙間にナフタレン17が充填され、パッド電極 間の隙間におけるウエハ1のクラックが防止され歩留り が向上した。

【0042】また、強度保持板7上の配線層9に半田層 を形成することができるので、配線層9の抵抗の低減化 と、半田の使用により、ボンディングワイヤより断面積 30 水上も、所称をみりが、つきしかさ いっ いけっき 板の接続を簡単に行なうことができて有利であり 強く 研削されたウエハ1は、強度保持板7に保護されている ので、配線層9と外部との接続には、ねじによる締め込 み圧着の圧力を強度保持板7が受けとめるので、前記の ように、チップ2に分割せずにウエハ1単位で素子が形 成されることの多い大電力のサイリスタ等の素子の圧接 実装にも適用が可能となった。

【0043】ウエハ1内に半導体基体と異なる材料を埋 め込んでおき、これをCMPで研削するときのストッパ 40 とし、このストッパの位置でウエハ1の厚さを決定する ことにより、一般的に厚さ制御が難しいとされる研削加 工において、正確かつ均一な厚さが得られるから、ウエ ハ1内でのチップ2の厚さのバラ付きが防止され、これ により、オン抵抗の均一化が図られた。

【0044】配線層8の領域内に配線層材料を除去した スリット24や凹溝25を設けて半田溜まりとし、余剰 の第1の半田11を吸収させることにより、配線層8と 配線層8間の短絡を防止することができ、または配線層 16

1との濡れ性が低く、半田の融点に変性しないバリア2 8を形成して半田に対する遮蔽機能を持たせるか、若し くは、強度保持板7上のパッド電極5の周辺に相当する 位置、またはウエハ1上のパッド電極5の周辺に均一な 厚さでパッド電極が全面的には被覆されない幅のバリア 28を形成することにより、パッド電極5間が、半田に よる短絡が防止されるのみならず、バリア28を用いる 場合には、ウエハ1と強度保持板7の間隔が、半田によ り左右されないからウエハ1の研削厚を面内にてさらに

10 均一にする効果がみられた。

【0045】また、上記材料28がシリコン樹脂であれ ばスクリーン印刷を用いた形成法の適用が可能で、極め て簡易に大量処理を行なうことができる。 バリア28が ポリイミド樹脂であるならば、前記記の形成法による か、若しくはウエハ1または強度保持板7上にポリイミ ド樹脂をスピンコートにより形成し、さらにノボラック 系ポジフォトレジストを塗布してから、マスキングによ りパターンを露光転写する工程と、ポジフォトレジスト の現像液を用いて前記ポジフォトレジストの現像と同時 に不要のポリイミド樹脂を除去した後に前記ポジフォト レジストを除去する工程を順次率施するか、若しくはバ リア28が感光性ポリイミド樹脂であるならば、ウエハ 1または強度保持板7上に前記ボリイミド樹脂をスピン コートにより形成しマスクを用いてパターンを露光転写 した後、現像液を用いて前記ポリイミド樹脂の不要部分

を除去するという通常の半導体におけるレジスト工程と

同様の工程で精密なパターンを容易に形成することがで

【0046】前記の半田材料の選択にあたって、それぞ れの工程の温度を前記にように設定することにより、前 上はたわり、これ成したノム、内外はこ取扱することはへ、 かつ半田の溶融時間によらず、半導体装置構造を形成す ることができ、工程設計の自由度を向上させ、強度保持 板7上の全ての金属層、及び半導体ウエハ1上の電極 の、少なくとも半田が拡散する位置にニッケル膜層を形 成しておくことにより、半田に対する濡れ層が形成され るのみならず、半田の拡散防止のためのバリアになるの で、素子が重金属汚染されることなく信頼性の向上が図 られた。

[0047]

【発明の効果】本発明の実施により、半導体素子のオン 抵抗が減少し、半導体チップの研削時に伴う半導体ウエ ハの薄肉化が可能となり、加工歩留りの向上と、半導体 装置の品質と信頼性の向上が図られた。 【図面の簡単な説明】

【図1】本発明に係る半導体装置構造の実施の形態1を 示す断画図である。

【図2】本発明に係る半導体装置構造の実施の形態1の 製造工程図である。

8が相対する強度保持板7上の間隙26に第1の半田1 50 【図3】本発明に係る半導体装置構造の実施の形態1の

6…裏面金属層

25…配線層内の

17

製造工程図である。 【図4】本発明に係る半導体装置構造の実施の形態1の 製造工程図である。

【図5】本発明に係る半導体装置構造の実施の形態1の 製造工程図である。

【図6】本発明に係る半導体装置構造の実施の形態1の 製造工程図である。

[図7] 本発明に係る半導体装置構造の実施の形態1の 制造工程のできま

製造工程図である。 【図8】本発明に係る半導体装置構造の実施の形態2の 10

製造工程図である。 【図9】本発明に係る半導体装置構造の実施の形態2の

製造工程図である。 【図10】本発明に係る半導体装置構造の実施の形態2

の製造工程図である。 【図11】本発明に係る半導体装置構造の実施の形態2

の製造工程図である。 【図12】本発明に係る半導体装置構造の実施の形態3

の表面図である。 【図13】本発明に係る半導体装置構造の実施の形態3 20

の断面図である。 【図14】本発明に係る半導体装置構造の実施の形態3

の断面図である。 【図15】本発明に係る半導体装置構造の実施の形態3

の表面図である。 【図16】本発明が適用される半導体装置の外観を示す

斜視図である。 【図17】従来技術の半導体装置構造の模式図である。 【図18】従来技術のウエハの研削加工厚と歩留りの関

係を示す図である。

18 【図19】従来技術の半導体装置の研削工程を示す断面 図である。

【符号の説明】

1…ウェハ 2…チップ 3…バルク領域 4…能動領域

5…パッド電極 7…強度保持板

7…強度保持板 8…強度保持板上のパッド電極と接着する配線層

9…強度保持板上の配線層と反対面の配線層

10…黄道穴 11…第1の半田 12…リードフレームの電極 13…第2の半田 14…リードフレームの他の電極 15…第3の半田 16…リボンワイヤまたは配線板 17…ナフタレン 18…パターニング前の金属層 19…スクライブ

18…パターニング前の金属層 ライン

20…トレンチ 21…誘電体 22…誘電体層 23…金属シリサ

イド層 24…配線層内のスリット 四溝

四溝 26…開館 27…望み

28…半田との濡れ性が低く半田の融点に変性しない材

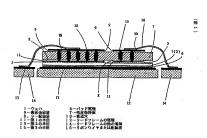
100…ボンディングワイヤ 101…配線パター

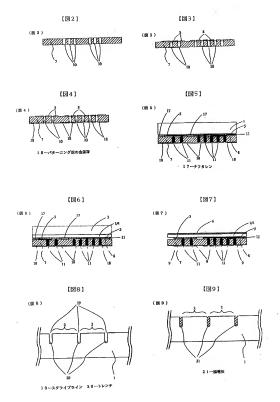
ン 102…配線パターン 102…絶縁基板

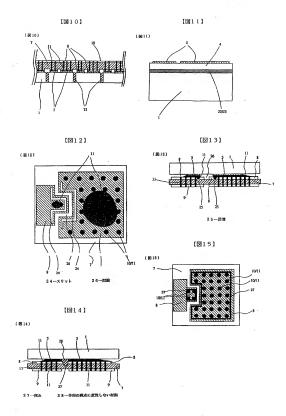
103…半田バンプ 104…エポキシ樹 暗

105…ダイヤモンドホイール 30

[図1]







12/9/07, EAST Version: 2.1.0.14

